

修士論文の和文要旨

大学院	電気通信学研究科 博士前期課程 電子工学専攻	
氏名	豊田 将志	学籍番号 0332036
論文題目	超高速半導体光ロジックゲートの 光強度雑音抑制作用	
要旨		
<p>超高速光 3 R の分野では SMZ 型光 3 R ゲートと PDSMZ 型光 3 R ゲートが研究されている。近年では、PDSMZ 型 2 段カスケード光 3 R ゲートで 40Gb/s の周回伝送が実証された[1-2]。しかしながら SMZ 型、PDSMZ 型光 3R ゲートの特性を予測する理論解析報告は乏しく[3]、我々の知る限り PDSMZ 型光 3R ゲートの理論モデルは報告されていない。特にパルス透過時間窓の形や光強度雑音抑制能力は信頼できるモデルや超高速受信システムでの直接的測定で調査されていなかった。</p> <p>本研究では、超高速（42Gb/s）PDSMZ 型光 3 R ゲートの光強度雑音抑制量の特徴を初めて理論的に解析した。今回の理論解析で、PDSMZ 型光ゲートを 2 段カスケード接続することで'1'信号雑音（'0'信号雑音）を 57%（50%）に抑制した。またパルス透過時間窓の形が以前に考えられていた形と大幅に異なることが明らかとなった。さらに、信号波形歪を防ぐための条件、その歪のメカニズムを見出した。これらの信号波形歪を防ぐことにより 3.0ps～9.0ps の広範囲の入力信号パルス幅に対し強度雑音抑制量が大きいと予測した。また PDSMZ 型光 3R ゲートの非線形位相シフト量を 0.5π とした場合を境に雑音抑制（パルス透過時間窓）の振る舞いに変化した。今回の理論解析条件では、非線形位相シフト量を 0.7π とした場合に雑音抑制量が最大となった。さらに 1 段目 PDSMZ ゲート後にバンドパスフィルタを挿入することで'1'信号雑音抑制量の減少が改善し入力信号のタイミング耐性が 4.3ps となると予測した。</p> <p>これらの結果より、本研究で用いた PDSMZ カスケード接続モデルの妥当性が確認された。本研究で用いた計算モデル技術は PDSMZ ゲートの設計と超高速全光スイッチの特徴を理解するため、および今後の実験研究を行う上でのおおきな指針となると期待される。</p>		
参考文献		
[1] Y. Hashimoto, et al, "Transmission at 40Gbps with a Sermiconductor-based Optical 3R Regenerator," ECOC2003, Mo4.3.3		
[2] R. Inohara, et al, 'Experimental verification for cascadeability of all-optical 3R regenerator utilizing two-stage SOA-based polarization discriminated switches with estimated Q-factor over 20dB at 40 Gbit/s transmission', ECOC2003, Mo.4.3.2		
[3] Y. Ueno, "Theoretically predicted performance and frequency-scaling rule of a symmetric-Mach-Zender optical 3R gating", optics communications, pp.253-261, 2004		